Requested Patent: JP2

JP2000349160A

Title:

MACRO AUTOMATIC ARRANGEMENT METHOD;

Abstracted Patent:

JP2000349160;

Publication Date:

2000-12-15

Inventor(s):

TSUCHIYA HIROYUKI;

Applicant(s):

NEC IC MICROCOMPUT SYST LTD;

**Application Number:** 

JP19990159511 19990607;

Priority Number(s):

IPC Classification:

H01L21/82; G06F17/50;

Equivalents:

ABSTRACT:

PROBLEM TO BE SOLVED: To provide a macro automatic arrangement method which is capable of lessening useless wirings and empty regions in number around macros and decreasing a chip in size, and shortening a time required for a layout process by arranging macros properly. SOLUTION: First, net list data are developed (step 101). Then, data as to macro connection relations are analyzed (step 102). Macros closely related and connected to each other are classified into groups (step 104). Dividing lines are provided to macros in groups (step 105), and macros are weighted resting on the number of input/output terminals allotted to the separated divisions (step 106). Furthermore, macros are previously ensured of input/output wiring regions (step 107). Macros are arranged in order of size in each group. When the arrangement of macros is finished in each group, lastly macros are more properly arranged in a cell arrangement region (108).

# (19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号 特開2000-349160

(P2000-349160A)

(43)公開日 平成12年12月15日(2000.12.15)

(51) Int.Cl. <sup>7</sup>		識別記号	F I		ž	;-7]-}*(参考)
H01L	21/82		H01L	21/82	В	5B046
G06F	17/50		G 0 6 F	15/60	654G	5 F 0 6 4
					658A	

審査請求 未請求 請求項の数7 OL (全 10 頁)

HH06 HH10

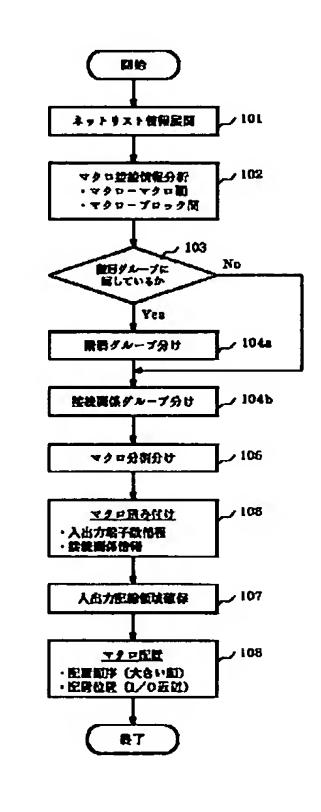
****	to the state of th	
(21)出願番号	特顏平11-159511	(71)出願人 000232036
		日本電気アイシーマイコンシステム株式会
(22)出顧日	平成11年6月7日(1999.6.7)	社
		神奈川県川崎市中原区小杉町1丁目403番
		53
		(72)発明者 土屋 裕幸
		神奈川県川崎市中原区小杉町一丁目403番
		53 日本電気アイシーマイコンシステム株
		式会社内
		(74)代理人 100086759
		弁理士 渡辺 喜平
		Fターム(参考) 5B046 AA08 BA05
		5F064 DD04 DD12 DD25 EE03 EE14

# (54) 【発明の名称】 マクロ自動配置方法

# (57)【要約】

【課題】 好ましいマクロの配置をすることによって、 マクロ周辺の無駄な配線や空き領域を低減し、チップサ イズの縮小化とレイアウト工期の短縮が可能なマクロ自 動配置方法を提供することである。

【解決手段】 まずネットリスト情報の展開を行う(ス テップ101)。次にマクロ接続関係の情報分析(ステ ップ102)を行う。次に接続関係の強いもの同士でグ ループを生成(ステップ104)する。グループ中のマ クロに分割線(ステップ105)を設け、分割されたそ れぞれの区分に割り当てられている入出力端子数等に基 づき、マクロの重み付け(ステップ106)を行う。さ らに予めマクロに入出力配線領域を確保(ステップ10 7) する。グループ毎にマクロの大きい順からマクロ配 置を行う。グループ毎のマクロ配置が完了すれば、最終 的にセル配置領域上により好ましいマクロ配置(ステッ プ108)が得られる。



# 【特許請求の範囲】

【請求項1】 半導体集積回路の設計の際に、マクロを自動配置する方法において、

前記マクロを分割線によって分割し、分割された各部分 の辺毎に、その部分に含まれる入出力配線数に基づく重 み付けを行う重み付けステップと、

前記重み付けに基づき、前記マクロの向きを決定するマクロ方向決定ステップと、

を含むことを特徴とするマクロ自動配置方法。

【請求項2】 半導体集積回路の設計の際に、マクロを自動配置する方法において、

前記マクロを分割線によって分割し、分割された各部分 の辺毎に、他のマクロとの間の接続関係に基づく重み付 けを行う重み付けステップと、

前記重み付けに基づき、前記マクロの向きを決定するマ クロ方向決定ステップと、

を含むことを特徴とするマクロ自動配置方法。

【請求項3】 前記マクロを所定のグループに分割する 分割ステップ、

を含み、前記グループ毎に、前記重み付けステップと、 前記マクロ方向決定ステップとを実行し、前記マクロの 配置を行うことを特徴とする請求項1又は2記載のマクロ自動配置方法。

【請求項4】 前記分割ステップは、前記マクロの接続 関係に基づき前記マクロを所定のグループに分割することを特徴とする請求項3記載のマクロ自動配置方法。

【請求項5】 前記分割ステップは、前記マクロの階層 構造に基づき前記マクロを所定のグループに分割することを特徴とする請求項3記載のマクロ自動配置方法。

【請求項6】 前記各マクロの周囲に入出力配線領域を確保する入出力配線領域確保ステップ、を含むことを特徴とする請求項1乃至4記載のマクロ自動配置方法。

【請求項7】 前記入出力配線領域の幅は、その入出力 配線領域が設けられているマクロの入出力端子の個数の 半分の配線グリッドの幅であることを特徴とする請求項 6記載のマクロ自動配置方法。

# 【発明の詳細な説明】

### [0001]

【発明の属する技術分野】本発明は、集積回路の設計に おけるマクロの配置方法に関する。

#### [0002]

【従来の技術】集積回路の設計において、マクロの配置を効率よく行えるか否かは、その集積回路の面積や性能に大きな影響を及ぼす。そのため、従来からマクロの効率的な自動配置方法に関して種々提案がなされている。

【0003】従来のマクロ自動配置方法の多くは、特定のマクロに関してのみその配置位置を指定したパラメータを入力する手法を採用している。これは、従来のマクロ自動配置方法の多くは、レイアウト設計の工期短縮を主な目的としているからである。

【0004】また、特開平4-318956号公報には、従来のマクロの自動配置装置を改良した装置について開示がなされている。この改良された装置は、新たに新規物理情報追加手段を備えていることを特徴としている。この改良された装置の構成を表す構成ブロック図が図10に示されている。

【0005】この装置は、後述する図2に示すように特定のブロックセル(=マクロ)に対してグループ指定して、グループの方向や位置を入力するための新規物理情報追加手段を新たに備えた装置であり、特定のブロックセル以外のその他のブロックセルについては従来の配置手法がそのまま用いられている。なお、図11には一般的なレイアウト設計フローを表すフローチャートが示されている。このフローは、当業者にとってよく知られており、また本発明とは直接関係しないので、その詳細な説明は省略する。

【0006】また、特開平4-174077号公報には、論理接続の強いもの同士を同一サブブロックに割り付け、サブブロック間の接続本数が最小となるように、ブロック交換を行う技術が開示されている。また、特開平6-216250号公報には、多くのセルがつながっているネットの重みを小さくすることによって、高い配線率を求める方法が開示されている。

【0007】さらに、特開平6-349945号公報には、最小単位を1つのマクロセルとした2つの矩形状の未配置のマクロ部を常に一方のマクロセル部の一辺と、他方のマクロセル部の一辺とが配線領域を介して平行に配置される技術が開示されている。また、特開平9-319786号公報には、フロアプラン時点において、マクロセルの配置の精度向上と、レイアウトの配線性を向上させる技術が開示されている。

### [0008]

【発明が解決しようとする課題】しかしながら、この改良された装置も含めて従来のマクロ自動配置方法においては、次のような課題がある。第1の課題は、入出力端子の接続関係やマクロの向きが考慮された最適な配置を実現するものではないため、迂回配線や未配線などが集積回路上に発生し、レイアウトが不可能となる事態が生じうることである。したがって、結局手戻りが多くなってしまう。

【0009】第2の課題は、チップサイズが大規模になることである。これは、前記の理由と同様に、すべてのマクロが最適配置されていないためである。

【0010】本発明の目的は、すべてのマクロについてより好ましい配置をすることによって、マクロ周辺の無駄な配線や空き領域を低減し、チップサイズの縮小化とレイアウト工期の短縮が可能なマクロ自動配置方法を提供することである。

# [0011]

【課題を解決するための手段】上記目的を達成するため

に、請求項1記載のマクロ自動配線方法は、半導体集積 回路の設計の際に、マクロを自動配置する方法におい て、前記マクロを分割線によって分割し、分割された各 部分の辺毎に、その部分に含まれる入出力配線数に基づ く重み付けを行う重み付けステップと、前記重み付けに 基づき、前記マクロの向きを決定するマクロ方向決定ス テップと、を含む構成としてある。このような構成によ れば、マクロ毎に分割線を設けて入出力配線数に基づき 重み付けをしてマクロの向きを決定したので、より望ま しい配線をすることができる。

【0012】また、請求項2記載のマクロ配置方法は、 半導体集積回路の設計の際に、マクロを自動配置する方 法において、前記マクロを分割線によって分割し、分割 された各部分の辺毎に、他のマクロとの間の接続関係に 基づく重み付けを行う重み付けステップと、前記重み付 けに基づき、前記マクロの向きを決定するマクロ方向決 定ステップと、を含む構成としてある。このような構成 によれば、マクロ毎に分割線を設けて接続関係に基づき 重み付けをしてマクロの向きを決定したので、より望ま しい配線をすることができる。

【0013】請求項3記載のマクロ配置方法は、前記マクロを所定のグループに分割する分割ステップ、を含み、前記グループ毎に、前記重み付けステップと、前記マクロ方向決定ステップとを実行し、前記マクロの配置を行う構成としてある。このような構成によれば、グループ毎にマクロの配置が定められるので、マクロ配置を効率的に行うことができる。

【0014】請求項4記載のマクロ配置方法は、前記分割ステップは、前記マクロの接続関係に基づき前記マクロを所定のグループに分割する構成としてある。このような構成によれば、接続関係に基づき、グループ分けが行われるので、マクロ間の配線を良好に行うことができるようにグループ分けを実行することができる。

【0015】請求項5記載のマクロ配置方法は、前記分割ステップは、前記マクロの階層構造に基づき前記マクロを所定のグループに分割する構成としてある。このような構成によれば、階層関係に基づき、グループ分けが行われるので、マクロ間の配線を階層を考慮して行うことができるようにグループ分けを実行することができる。

【0016】請求項6記載のマクロ配置方法は、前記各マクロの周囲に入出力配線領域を確保する入出力配線領域確保ステップ、を含む構成としてある。このような構成によって、マクロ間での配線混雑を避けることができるとともに、無駄な配線領域を作ることも少なくなる。【0017】請求項7記載のマクロ配置方法は、前記入出力配線領域の幅は、その入出力配線領域が設けられているマクロの入出力端子の個数の半分の配線グリッドの幅である構成としてある。このような構成によれば、入出力端子の個数の半分の配線グリッドに相当する入出力

配線領域を設けているので、入出力配線のための領域をより確実に確保することができる。

### [0018]

【発明の実施の形態】まず、本発明の特徴について概説する。本発明は、レイアウト設計に用いられるマクロ自動配置方法において、以下の特徴を有するものである。 【0019】(1)まず、マクロを分割線によって細分化したことである。

(2)次に、他のマクロとの間の接続情報を分析することによってマクロの方向付けを行うことである。 以上のような特徴を有することによって、短時間で、より好ましいマクロ自動配置が可能となる。

【0020】[第一実施形態]図1には、本発明の好適な第一実施形態にかかるマクロ自動配置方法の動作を表すフローチャートが示されている。

【0021】図1において、本第一実施形態にかかるマクロ自動配置方法は、まずネットリスト情報の展開を行っている(ステップ101)。そして、展開後にマクロ接続関係の情報分析(ステップ102)を行っている。【0022】次に、接続関係の強いもの同士でグループを生成(ステップ104)する。接続関係の強さについては、後に詳述する。そして、そのグループ中の個々のマクロに分割線(ステップ105)を設ける。

【0023】この分割線で分割されたそれぞれの区分に割り当てられている入出力端子数や他のマクロとの間の接続関係をもとに、マクロの重み付け(ステップ106)を行う。具体的な重み付けについては、後に詳述する。

【0024】さらに接続本数等の関係から、予め個々のマクロに入出力配線領域を確保(ステップ107)する。具体的な確保の方法については後に詳述する。そして、グループ毎にマクロの大きい順からマクロ配置を行う。グループ毎のマクロ配置が完了すれば、最終的にセル配置領域上に自動的により好ましいマクロ配置(ステップ108)が得られる。本発明は、以上の事項をその基本的な特徴としている。本第一実施形態ではこのようにして、マクロ毎に分割線を設けて入出力端子の接続情報を分析し、予め配線領域を確保している。したがって、マクロ間での配線混雑のために未配線が生じることもなく、短時間で容易により好ましい配置を得ることができる。

【0025】以下、本発明の第一実施形態について、図面を用いてより詳細に説明する。図1において、まず、ネットリスト情報展開(ステップ101)ではブロック間やマクロ間の回路接続情報を認識しやすいように展開している。その展開された情報から特にマクロとマクロ間、マクロとブロック間の接続情報や階層情報の分析(ステップ102)を行うことができる。分析した情報をもとに、各マクロ毎にいずれかの階層グループに属しているか否かの判定(ステップ103)が行われる。

【0026】このとき、属する階層グループが存在する場合はその階層グループ内でグループを構成する(ステップ104a)。さらに、接続関係の強い他のグループとの関係を分析し、接続関係グループ分けを行う(ステップ104b)。

【0027】ここで、分析とは、ある階層グループに属しているマクロが、別の階層グループに属しているマクロと非常に強い接続関係があるか否か分析することである。そして、非常に強い接続関係があった場合には、それは同一グループとみなして、後述するようにマクロ同士を隣接して置くのである。

【0028】一方、ステップ103において、属する階層グループがないマクロは、マクロ間の接続関係を分析し、他の階層グループに属するか否かを決定する(ステップ104b)。

【0029】次に、マクロ分割線の作成(ステップ105)においては、個々のマクロ毎にマクロの重心点から水平及び垂直方向にマクロを4分割するように分割線を設定する。

【0030】マクロ重み付け処理(ステップ106)ではマクロ分割線の作成(ステップ105)によって分割された部分毎に入出力端子数や他マクロとの接続ネット数等のパラメータを付加することによって、マクロ毎に重みを付ける。

【0031】さらに、入出力配線領域確保(ステップ107)では、マクロ分割線の作成(ステップ105)によって分割された部分毎の入出力端子数をもとに、例えば入出力端子数の半分の配線グリッドを予め確保する。これによって、マクロ間での配線混雑を避けることができるとともに、無駄な配線領域を作ることも少なくなる。

【0032】上述したグループ情報やマクロ毎の重み付け情報の関係に基づき、各グループのマクロ間における接続方向が決定され、さらにセル配置領域上の配置規則を設け、この規則に従ってマクロの配置を行う(ステップ108)。

【0033】図2には、図1に示すマクロ重み付け処理 (ステップ106)及び入出力配線領域確保(ステップ 107)の動作を詳細に説明するための説明図が示され ている。

【0034】この図において、マクロ分割線201はマクロ枠の中心から垂直及び水平方向に分割して外周辺を8つに分け、それぞれの部分毎に入出力端子数202や他マクロとの接続関係を保持しておく。さらにマクロの入出力配線が通る領域203を確保しておく。この入出力配線領域203の基準としては、例えば入出力配線本数の半分のグリッド数を他ブロック等が配置されないように入出力配線領域203として確保することが好ましい。なお、以上の説明では、ブロック等の配置を禁止する入出力配線領域203を設けたが、この入出力配線領域203を設けたが、この入出力配線領

域203を設ける代わりにマクロのサイズを拡大することとしても好ましい。

【0035】また、図3及び以降の図においては、マクロにFが付されているが、このFはマクロの向きを表すものである。

【0036】次に、図1のフローチャートに示されたマ クロ自動配置方法の動作を図3等を参照してより詳細に 説明する。レイアウト設計を行うために最低限必要なも のは、ネットリストとブロック及びマクロのレイアウト 上の構成情報である。しかし、通常はネットリストは階 層構造になっているので、解析しやすくするために、本 実施形態ではそのネットリストをフラットな状態に展開 する(ステップ101)。その展開されたネットリスト は階層構造情報を保持している。そして、この階層構造 情報に基づき、各マクロ毎にマクロ間の接続情報を分析 する (ステップ102)。さらに、 階層構造又は接続関 係に基づきグループ分けを行う(ステップ104a、ス テップ104b)。なお、以下の説明では、接続関係に 基づきグループ分けを行う例について説明する。階層構 造に基づきグループ分けを行う例については、後述す る。

【0037】さて、図3には、マクロM1~M7の接続関係を表す説明図が示されている。この図に示されているように、マクロM1~M7には互いに矢印で示した接続関係があり、また矢印上の数値は各マクロに接続される入出力端子の本数を示すものである。このような情報を展開されたネットリストから抽出しておく。

【0038】さらに、グループ分けについては、同一グループとみなす基準(接続関係の強さ)を例えば20本以上と設定する。このような基準を設ければ、図3に示すようにAとBというグループに分類できることになる。グループAとグループBに分類されたマクロ群は、個々にマクロ分割線105が設けられる。そして、入出力端子数の情報や接続関係情報から、マクロの向きを決定する要素となる重み付けを行う(ステップ106)。重み付けは、マクロ分割線105によって2分割された各辺に対して行われる。すなわち重み付けは8本の1/2された辺に対して行われる。

【0039】さらに、マクロM1~M7間の配線やマクロM1~M7同士の配置を容易にするために、予めプロック等の配置が禁止される入出力配線領域203をマクロM1~M7に付加しておく。これによって、マクロの入出力配線が通る領域を確保する(ステップ107)。【0040】図2に示されているように、マクロ分割線201はマクロ枠の中心から垂直及び水平方向に分割してマクロ枠を便宜的に8つの部分に分けている。そして、それぞれの部分の辺毎に、入出力端子数202や他マクロとの接続情報を保持させることによって、重み付けが行われる。この重み付けに基づいてマクロM1~M7の向きが決定される。

【0041】マクロM1~M7の向きについての説明図が図4に示されている。この図に示すように、マクロM1~M7の向きについては、通常は4通りの向きが考えられ、場合によってはマクロM1~M7の向きを各々90度回転させた8通りの向きが考えられる。設計作業においては、これら8通りの向きの中からマクロM1~M7の向きを選択することになる。

【0042】具体的には、マクロM1~M7の向きは、同一グループ内では互いに接続関係の強い辺を基準として向きあわせるように決定される。また、セル配置領域に配置する場合は、できるだけ入出力配線の存在する辺が内側に向くように配置される。このようにして各マクロM1~M7の向きが決定される。

【0043】さらにマクロM1~M7の入出力配線が通る入出力配線領域203を確保しておく。この入出力配線領域203の幅の基準としては、例えば、入出力配線本数の半分のグリッド数の幅とすることが好ましい。このような幅で入出力配線領域203を設定し、その領域中に他ブロック等が配置されないようにすることが好ましい。このような処理を施すことにより、マクロM1~M7同士を隣接して配置したい時には、接続端子の存在する方向に向きあわせることによって、マクロM1~M7間の配線を短くすることになる、その分他のブロックやマクロM1~M7の配置、配線のためのスペースが確保できることになる。次に、重み付けされた同一グループのマクロ同士の位置を、まずグループ内で決定する。その後、セル配置領域上にグループ単位で配置を行う。以下、これらについて説明する。

【0044】図5には、マクログループの配置方法を説明する説明図が示されている。この図に示すように、グループAに含まれる4個のマクロM1~M4について配線方法を説明する。

【0045】まず、グループA中で一番大きなマクロを選択する。図5に示されている例の場合、マクロM1とマクロM2(図5における(a))が同じ大きさのため選択される。複数のマクロ(この場合はマクロM1とマクロM2)が選択された場合、その複数のマクロ間で先に相対位置を決定する。この時、マクロ間で接続関係の強い(接続本数の多い)入出力端子の存在する辺(配線領域)を向きを合わせることによって、マクロM1とマクロM2との間の配線を短くすることができる。

【0046】したがって、図5の場合、マクロM1とマクロM2の左辺同士のつながりがもっとも強いため、マクロM1とマクロM2を並べた場合、マクロM1を基準としてマクロM2との配置関係を考慮して、マクロM2をY軸を中心に反転し、マクロM1の左側に配置している(図5における(b))。

【0047】次にグループ中で二番目に大きなマクロを 選択する。図5の場合、マクロM3,マクロM4が選択 される(図5における(c))、上述したのと同様に、 複数のマクロが選択された場合には、その複数のマクロM3、マクロM4間で先に相対位置を決定する。

【0048】マクロM3を基準としてマクロM4を配置する場合には、マクロM3の下辺側に入出力端子が配列されているので、マクロM4をX軸に対して反転し、マクロM3の下辺に配置する(図5における(d))。これによって、配線長を短くしている。グループ内の小単位(マクロM3、マクロM4が小単位)で配置が決まると、次に小単位マクロ同士の配置を行う(図5における(e))。このときお互いの入出力端子の近傍に置くことと、原則としてグループ内の最大マクロ(マクロM1、マクロM2)の構成する辺に沿って配置することを基本的な前提として決めておく。

【0049】図5の場合は、最大マクロ(マクロM1,マクロM2)の位置を基準として、2番目に大きな小単位のマクロ群(マクロM3,マクロM4)の配置位置を決める。マクロM1,マクロM2の下辺側と、マクロM3,マクロM4の接続関係が強いため、マクロM1,マクロM2で構成される左辺の延長線上に沿う形(デフォルト)でマクロM3,マクロM4の配置位置を決定する。この左辺側又は右辺側に小単位マクロを寄せる意味は、できるだけデッドスペースを無くすためである。よって、この時は配線長を短くすることよりも優先して左辺側又は右辺側に寄せて配置される。

【0050】マクログループの具体的な配置手法の他の例の説明図が図6に示されている。この図6に示された 例では、マクロM5~M7の配置(図6における

(d))についても上述したような手順でグループ単位 でマクロ配置を行っていく。

【0051】まず、最大マクロであるマクロM5を選択するが、単独で存在するため、マクロ方向等に変更はない(図6における(a))。次に、2番目の大きさであるマクロM6、マクロM7の配置(図6における

(b))に関しては、マクロM6と、マクロM7は、マクロ6を基準とすれば下辺側のつながりが強い。そのため、マクロM7をX軸に対して反転して、マクロM6の下辺側に配置している(図6における(c))。

【0052】マクロM5及びマクロM6,マクロM7の配置については、マクロM5を基準とした場合、その左辺側とマクロM6及びマクロM7の左辺側のつながりが強い。そのため、マクロM6,マクロM7をY軸に対して反転させ、マクロM5を構成する下辺の延長線上にマクロM6,マクロM7を配置している。このとき、マクロM5の上辺の延長線上に寄せない理由は、図5と同様にセル配置領域上に配置された場合にデッドスペースが生じる可能性があるためである。

【0053】図7には、グループAとグループBをセル 配置領域上に配置する様子を表す説明図が示されてい る。この時の制約としては、図7のようにグループ内の 最大マクロが構成する辺をセル配置領域のコーナ部に沿わせるように配置を決定することである。このとき、グループの矩形を基準として、空白領域(グループAの右下、グループBの左上)や端子配線領域(グループBの上辺)がある場合は、それをセル配置領域の内側に向くように配置する。その理由は、例えば、グループAを図7の状態から、Y軸に対して反転させた場合、空白領域が凹状になり、ここにセルが配置されるとマクロを回り込むような配線が発生するためである。このように、いわゆる配線性が悪化するため、デッドスペースとして扱われてしまうのである。

【0054】また、外部端子から直接接続関係がある場合は、配置位置をできるだけ近傍にするように考慮する。ただし、優先度は上述したパラメータの方が上であることが望ましい。

【0055】また、本第一実施形態では、主に、接続関係に基づきグループ分けを行う例について説明した。この説明では、マクロが最上階層に存在することを前提として、接続関係のみからグループ分けを行っている。しかし、既に述べたように、階層構造に基づいてグループ分けを行うことも望ましい。

【0056】階層構造は、LSI回路設計時において通常、ある機能回路単位のグループから徐々に大規模な回路構成へと設計していく段階で、自動的に形成される。この階層構造を利用してグループ分けを行う。例えば、同一の階層構造内に存在するマクロ同士であれば接続関係が強いのである。このようにして階層構造から接続関係の強度を推察し、この推察した接続関係に基づきグループ分けが行われる。

【0057】[第二実施形態]本第二実施形態は、基本的構成は上述した第一実施形態と同様であるが、マクロ自動配置方法についてさらに工夫している。本第二実施形態にかかるマクロ自動配置方法の動作を表すフローチャートが図8に示されている。

【0058】この図8に示されているフローチャートは図1に示されているフローチャートとほとんど同様である。図8が図1と異なっている点は、パラメータ入力ステップ309が備えられている点である。これによって、指定されたマクロの属性を事前に設定できるように、図1のマクロ情報分析ステップ302の後に、指定されたマクロのパラメータを入力できるフローが実現されている。具体的なパラメータの例が図9に示されている。

【0059】このパラメータ入力ステップ309においては、マクロ名が入力される。また、同ステップにおいて、次に指定をしたいパラメータを選択(有・無)して入力できるようになっている。

【0060】マクロ名には、個々のマクロを区別するために付加されているインスタンス名を入力する。方向指定は、マクロの都合上、方向が決まっている場合に指定

する。位置指定は、特定ピンの近辺に配置したい場合や特定マクロに隣接して配置したい場合に指定する。グループ指定は、マクロ間での直接のつながりはないが、ブロックを介して緊密な関係があるマクロ同士を同一グループに指定して隣接配置する際に指定される。配線領域指定は、デフォルトで端子数の例えば1/2グリッド分の領域確保を指定している場合に、その領域を変更できるようにするものである。これによって、より無駄な配線領域を少なくすることができる。

【0061】このように、本第二実施形態では、配置要素のパラメータを指定できるので、配置位置を指定することができる。したがって、特定のクリティカルな回路がある場合などにおいても、回路特性を満足できる配置ができる。また、試行レイアウトの結果をフィードバックしてより最適な配置を行うことも可能である。

# [0062]

【発明の効果】以上説明したように、本発明においては、以下のような効果を奏する。第1の効果は自動的にマクロの方向を決定し、マクロをより適切に配置できることである。その理由は、マクロを分割線によって細分化して、個々の端子情報を分析しているため、接続すべき方向が容易に決定できることである。

【0063】第2の効果はマクロ間における未配線を防止するとともに、空き配線領域を少なくでき、チップサイズの縮小化を図れることである。その理由は、事前に配線領域を確保するために、端子本数からその半分のグリッド数分の入出力配線領域、すなわち他のマクロを配置できないいわば禁止領域を設けているためである。

【0064】第3の効果は比較的短時間で最適配置が得られることである。 その理由は、グループを分けて配置位置を決定しており、また、予め入出力配線領域を確保しているため、ブロック同士を密着して配置できるからである。その結果、容易にレイアウト処理が実行でき、従来より短時間で、より適切な配置が得られる。

# 【図面の簡単な説明】

【図1】本発明の第一実施形態のマクロ自動配置方法の 動作を表すフローチャートである。

【図2】マクロ重み付け処理及び入出力配線領域確保の 動作を詳細に説明するための説明図である。

【図3】マクロM1~M7の接続関係を表す説明図である。

【図4】マクロM1~M7の向きについての説明図である。

【図5】マクログループの具体的な配置方法を説明する説明図である。

【図6】マクログループの具体的な配置方法の他の例の説明図である。

【図7】グループAとグループBをセル配置領域上に配置する様子を表す説明図である。

【図8】第二実施形態にかかるマクロ自動配置方法の動

作を表すフローチャートである。

【図9】パラメータの例を示す説明図である。

【図10】従来の装置の構成を表す構成ブロック図である。

【図11】一般的なレイアウト設計フローを表すフローチャートである。

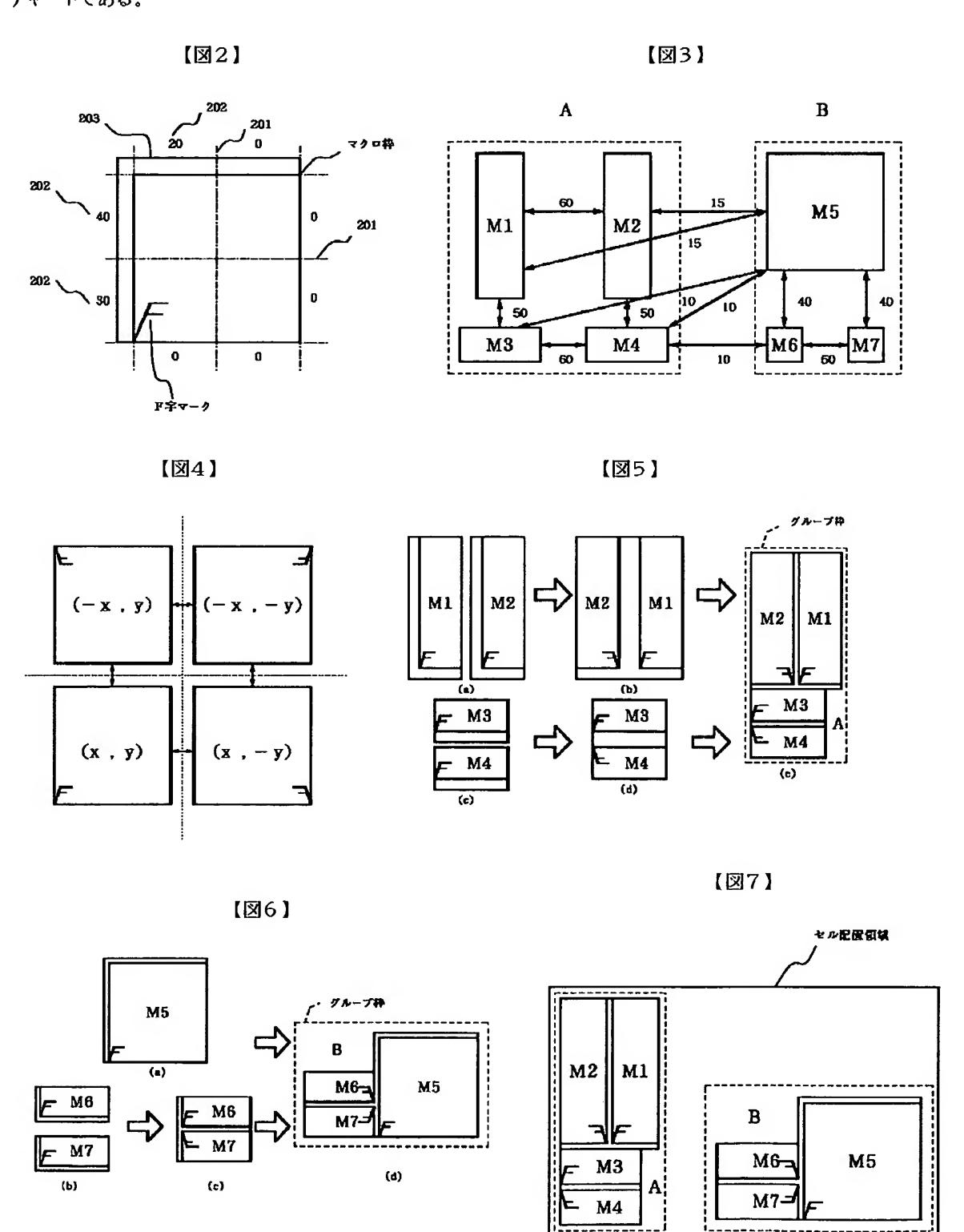
【符号の説明】

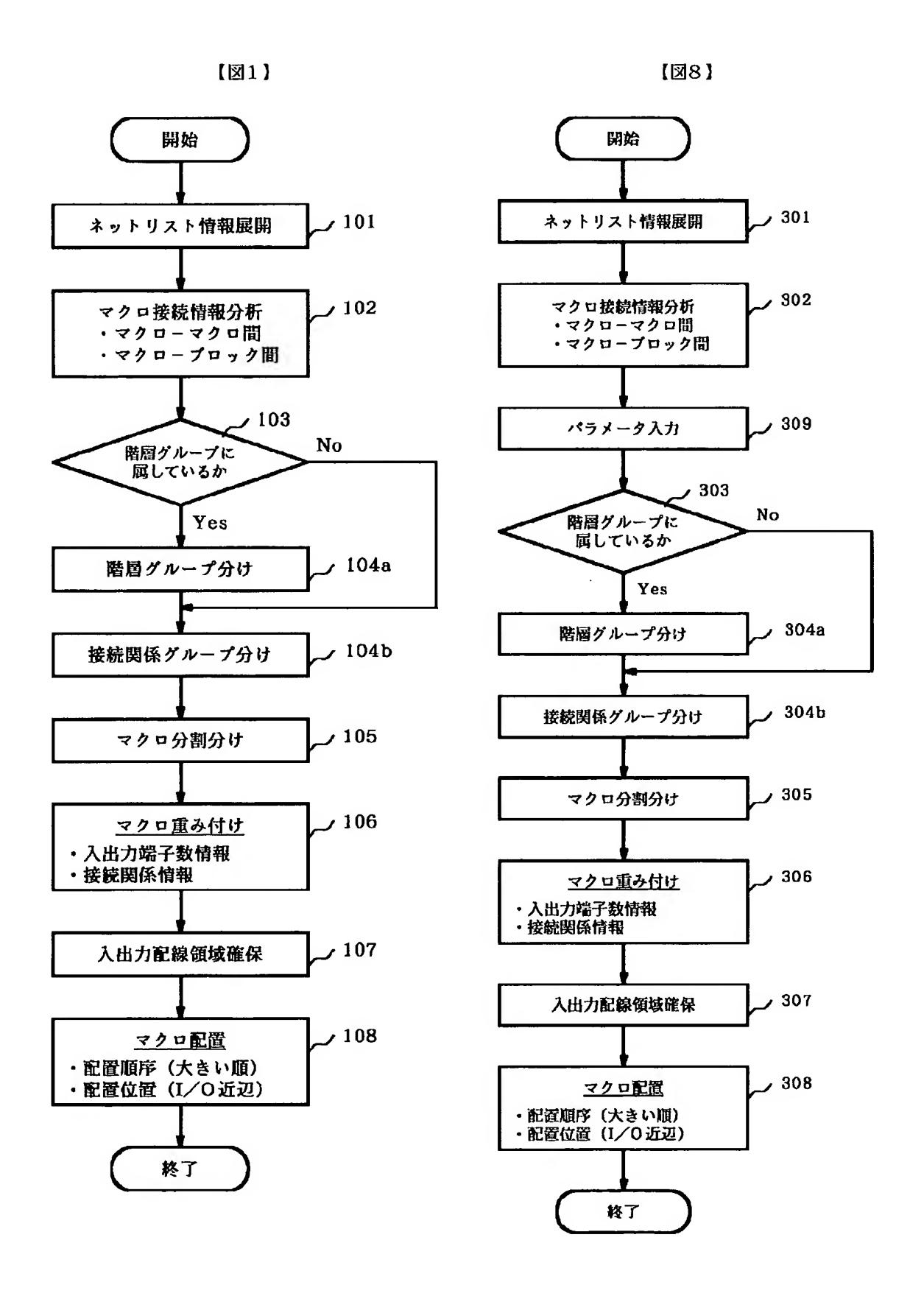
202 入出力端子数

203 入出力配線領域

A、B グループ

M1、M2、M3、M4、M5、M6、M7 マクロ





【図9】

マクロ名 : <u>M100ABC</u>

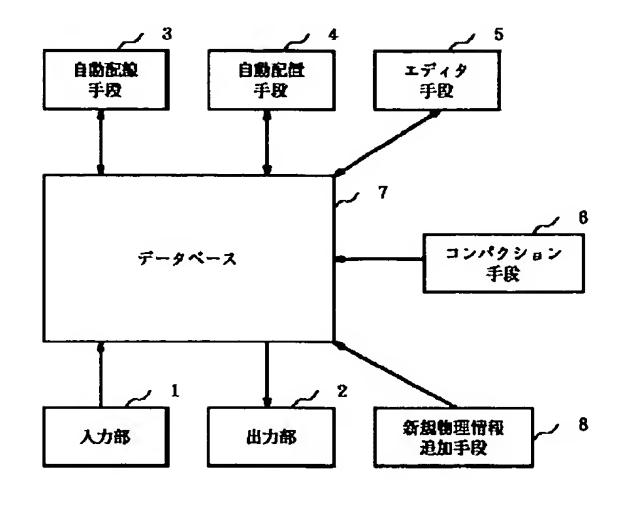
方向指定 : 有\_\_\_\_\_·無

位置指定 : 有 (X, Y) · 無

グループ指定 : 有<u>ABC</u>・無

配線領域指定 : 有<u>1/3</u> · 無

【図10】



【図11】

